

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-51769

(43) 公開日 平成10年(1998) 2月20日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 7/24			H 0 4 N 7/13	Z
H 0 3 M 7/30		9382-5K	H 0 3 M 7/30	Z
H 0 4 N 5/06			H 0 4 N 5/06	Z
7/08			7/08	Z
7/081				

審査請求 未請求 請求項の数 2 O L (全 20 頁)

(21) 出願番号 特願平8-204850

(22) 出願日 平成 8 年(1996) 8 月 2 日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番 35 号

(72) 発明者 宮澤 智司

東京都品川区北品川 6 丁目 7 番 35 号 ソニー株式会社内

(72) 発明者 小田 剛

東京都品川区北品川 6 丁目 7 番 35 号 ソニー株式会社内

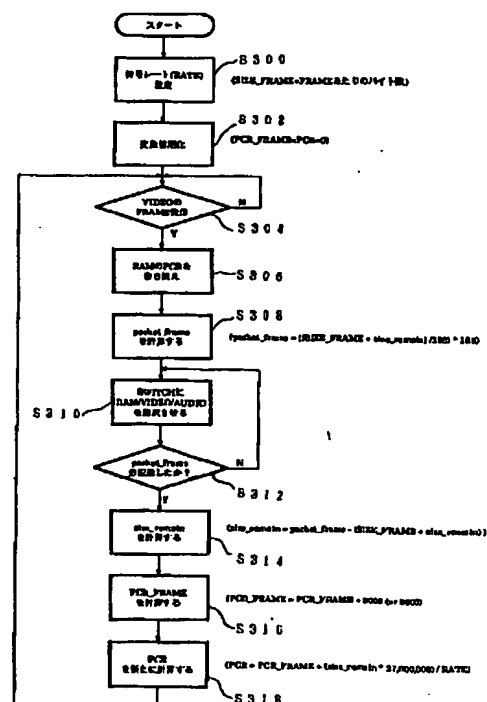
(74) 代理人 弁理士 佐藤 隆久

(54) 【発明の名称】 同期データ生成装置およびその方法

(57) 【要約】

【課題】 時間経過に伴って演算誤差が蓄積しないように、正確な P C R を生成する。

【解決手段】 S 3 0 8 において、演算[packet frame = ((SIZE FRAME + sizere main)/188)*188] が行われ、そのビデオフレームにおいて出力可能なデータ量を示す数値packet frameが算出される。S 3 1 0, S 3 1 0 において、数値packet frameが示すバイト数だけデータがトランスポートストリームに多重化される。S 3 1 4 において、演算[size remain = packet frame - SIZE FRAME + sizere main] により、多重化されずに残ったデータ量を示す数値size remain が算出される。S 3 1 6 において、演算[PCR FRAME = PCR FRAME + PCR base] により、P C R のオフセット値を示す数値PCR FRAME が算出される。S 3 1 8 において、ここまで算出された各数値に基づき、最終的な P C R の値が算出される。



【特許請求の範囲】

【請求項1】音声データおよび映像データまたはこれらのいずれか（音声・映像データ）をMPEG方式により、所定のクロック信号に同期して圧縮し、圧縮音声・映像データを生成する圧縮手段と、

所定の伝送周期ごとに、前記クロック信号の再生に用いられる同期データを生成する同期データ生成手段と、少なくとも、生成した前記圧縮音声・映像データと前記同期データとを、所定の伝送パケットに収容する多重化手段とを有し、

前記同期データ生成手段は、

前記伝送周期ごとに、前記伝送パケットに収容されずに残っている残存データ量を算出する残存データ量算出手段と、

前記伝送周期ごとに、前記同期データのオフセット値を算出するオフセット値算出手段と、

算出した残存データ量および前記オフセット値に基づいて、前記同期データを、前記伝送周期ごとに算出する同期データ算出手段とを有する同期データ生成装置。

【請求項2】音声データおよび映像データまたはこれらのいずれか（音声・映像データ）をMPEG方式により、所定のクロック信号に同期して圧縮して、圧縮音声・映像データを生成し、所定の伝送周期ごとに、前記クロック信号の再生に用いられる同期データを生成し、少なくとも、生成した前記圧縮音声・映像データおよび同期データを、所定の伝送パケットに多重化する同期データ生成方法であって、

前記伝送周期ごとに、所定の伝送パケットに収容されずに残っている残存データ量を算出し、

前記伝送周期ごとに、前記同期データのオフセット値を算出し、

算出した残存データ量および前記オフセット値に基づいて、前記伝送周期ごとに前記同期データを算出する同期データ生成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、MPEG方式の圧

$$\text{PCR}_{\text{base}}(i) = [(27,000,000 \cdot t(i)/300)] \% 2^{23} \quad (1)$$

但し、*は、乗算を示し、%は、余りを求める演算子を示し、 $t(i)$ は、受信側にデータが到着した時刻を示す。

$$\text{PCR}_{\text{ext}}(i) = [(27,000,000 \cdot t(i)/1)] \% 300 \quad (2)$$

【0007】

$$\text{PCR}(i) = \text{PCR}_{\text{base}}(i) \cdot 300 + \text{PCR}_{\text{ext}}(i) \quad (3)$$

【0008】また、最新のPCR(i')は、PCR(i')以前のPCR(i'')に基づいて、下に示す式4に示すように定義される。

$$\text{PCR}(i') = [(i' - i'') \cdot 27,000,000] / \text{transport-rate} + \text{PCR}(i'') \quad (4)$$

但し、transport-rateは、トランスポートストリームのデータレートであり、 i (i は整数 $i'' < i < i'$)は、トランスポートストリーム中のTSパケットの任意のバ

イトのインデックス番号（先頭からのバイト数）を示し、 i' は、復号されるプログラム（番組）に適用される最も新しいデータPCR_{base}(i)の最終ビットを含むバ

【0002】

【従来の技術および発明が解決しようとする課題】映像データの高能率符号化方式として、MPEG(moving picture coding experts group)方式が実用化されている。MPEG方式により圧縮符号化された映像データ（圧縮映像データ）は、4バイトのトランスポートストリーム(TS)ヘッダおよび184バイトのTSペイロードから構成される188バイト固定長のTSパケットに多重化されて伝送される。このTSヘッダには、送信側のシステムタイムクロック(STC)と受信側のSTCとの同期をとるために用いられるPCRが付加されている。

【0003】第 i 番目のPCR[PCR(i)]は、システムタイムクロック[STC; 27MHz(MPEG2), 90kHz(MPEG1)]で定まる時間精度(1/27MHz, 1/90kHz)で定義されるデータPCR_{base}(i)およびデータPCR_{ext}(i)の2つの部分に分かれる。MPEG2方式においては、PCR(i)、データPCR_{base}(i)およびデータPCR_{ext}(i)は、下の式1～式3にそれぞれ示すように定義される。

【0004】なお、ビデオフレームごとのデータPCR_{base}(i)の増加量は、画面が525/60構成の場合は3,003[= ((27,000,000/300)/30)*1.001]であり、625/50構成の場合は3,600[= ((27,000,000/300)/25)]であり、いずれの場合も固定値である。また、PCRは受信側において移相同期ループ(PLL)制御のクロック発振回路に設定されるデータとして用いられ、PLLの安定動作を保証するために、送信間隔が100ミリ秒以下で送信側から受信側に伝送されるように規定されている。

【0005】

【数1】

$$\text{PCR}_{\text{base}}(i) = [(27,000,000 \cdot t(i)/300)] \% 2^{23} \quad (1)$$

【0006】

【数2】

$$\text{PCR}_{\text{ext}}(i) = [(27,000,000 \cdot t(i)/1)] \% 300 \quad (2)$$

【数3】

$$\text{PCR}(i) = \text{PCR}_{\text{base}}(i) \cdot 300 + \text{PCR}_{\text{ext}}(i) \quad (3)$$

【0009】

【数4】

$$\text{PCR}(i') = [(i' - i'') \cdot 27,000,000] / \text{transport-rate} + \text{PCR}(i'') \quad (4)$$

イトのインデックス番号（先頭からのバイト数）を示し、 i' は、復号されるプログラム（番組）に適用される最も新しいデータPCR_{base}(i)の最終ビットを含むバ

トのインデックス番号を示し、 i'' は、復号されるプログラムに適用される直後に続くデータPCR base(i) 最終ビットを含むバイトのインデックス番号を示す。PCR(i'')は、PCR base(i) フィールド(フィールドは、そのデータがある位置を示す)およびPCR ext(i) フィールドで符号化される時刻を示す。なお、STCに値はPCRの値にセットされる。

【0010】なお、通常、PCRは、PCRの初期値に、数値 $[(i' - i'') \times 27,000,000] / \text{transport-rate}$ (式4))を順次、ソフトウェア的に整数加算することにより算出される。しかしながら、整数演算処理により算出されたPCRの値と、実際のPCRの値との誤差は、時間の経過につれて蓄積し、拡大する。PCRは、受信側のSTCを、送信側のSTCに同期させるために用いられるので、PCRの値の演算誤差が大きくなると、受信側と送信側の間のSTCが同期しなくなる。また、算出されたPCRの演算誤差が、受信側のSTCの周波数を、送信側のSTCの周波数よりも高くする方向に向かうか、低くする方向に向かうかを、予測することはできない。

【0011】算出されたPCRの演算誤差を少なくするためには、PCRを実数演算により算出するようにソフトウェアを変更すればよい。しかしながら、実数演算によるPCRの算出は、整数演算によるに比べて非常に多くの時間を要する。また、算出されたPCRと、実際の再生時刻との誤差を少なくするために、専用ハードウェアを用い、PCRを実数演算により算出する方法が考えられる。しかしながら、この方法によると、再生装置の装置規模およびコストが増大してしまう。

【0012】本発明は上述した従来技術の問題点に鑑みてなされたものであり、整数演算によりPCRの生成を行っても、生成されたPCRの演算誤差が蓄積せず、正確なPCRを生成することができる同期データ生成装置およびその方法を提供することを目的とする。また、本発明は、ソフトウェア的な整数演算により、実数演算を行う専用のハードウェアなしに、正確に、しかも、高速にPCRを生成することができる同期データ生成装置およびその方法を提供することを目的とする。

【0013】

【課題を解決するための手段】本発明に係る同期データ生成装置は、上述した従来技術の問題点に鑑みてなされたものであり、音声データおよび映像データまたはこれらのいずれか(音声・映像データ)をMPEG方式により、所定のクロック信号に同期して圧縮し、圧縮音声・映像データを生成する圧縮手段と、所定の伝送周期ごとに、前記クロック信号の再生に用いられる同期データを生成する同期データ生成手段と、少なくとも、生成した前記圧縮音声・映像データと前記同期データとを、所定の伝送パケットに収容する多重化手段とを有し、前記同期データ生成手段は、前記伝送周期ごとに、前記伝送パ

ケットに収容されずに残っている残存データ量を算出する残存データ量算出手段と、前記伝送周期ごとに、前記同期データのオフセット値を算出するオフセット値算出手段と、算出した残存データ量および前記オフセット値に基づいて、前記同期データを、前記伝送周期ごとに算出する同期データ算出手段とを有する。

【0014】本発明は、MPEG方式の圧縮音声・映像データを伝送等する際に、受信側と送信側との間でシステムタイムクロックの同期をとるために用いられる同期データ(PCR)を生成する。圧縮手段は、音声・映像データをMPEG方式により、所定のクロック信号(システムタイムクロック; STC)に同期して圧縮符号化し、圧縮音声・映像データを生成する。

【0015】同期データ生成手段は、送信側のSTCと受信側のSTCとの同期をとるために、受信側で用いられる同期データ(PCR)を生成する。同期データ生成手段において、残存データ量算出手段は、ある伝送周期において伝送可能なデータ量から、ある伝送周期において伝送するTSパケットの数、つまり、伝送可能なデータ量を減算し、伝送パケットに収容されずに残るデータのデータ量(残存データ量; 数値size remain)を算出する。

【0016】オフセット値算出手段は、伝送周期ごとに、前の伝送周期のオフセット値(数値PCR FRAME)に、映像データが625/50構成の場合には固定値3,600を加算し、映像データが525/60構成の場合には固定値3,003を加算し、その伝送周期においてPCRの算出のために用いられるオフセット値を更新する。同期データ算出手段は、伝送周期ごとに、オフセット値(数値PCR FRAME)に、所定の演算処理(size remain \times 27,000,000/RATE)を施した残存データ量(数値size remain)を加算し、同期データ(PCR)を算出する。なお、残存データ量に対する演算処理は除算を含み、演算結果に誤差を含むが、伝送周期ごとに、正しい値のオフセット値が算出されるので、演算誤差が蓄積されることはない。

【0017】また、本発明に係る同期データ生成方法は、音声データおよび映像データまたはこれらのいずれか(音声・映像データ)をMPEG方式により、所定のクロック信号に同期して圧縮して、圧縮音声・映像データを生成し、所定の伝送周期ごとに、前記クロック信号の再生に用いられる同期データを生成し、少なくとも、生成した前記圧縮音声・映像データおよび同期データを、所定の伝送パケットに多重化する同期データ生成方法であって、前記伝送周期ごとに、所定の伝送パケットに収容されずに残る残存データ量を算出し、前記伝送周期ごとに、前記同期データのオフセット値を算出し、算出した残存データ量および前記オフセット値に基づいて、前記伝送周期ごとに前記同期データを算出する。

【0018】

【発明の実施の形態】

第1実施形態

以下、本発明の第1の実施形態を説明する。図1は、第1の実施形態における本発明に係る音声・映像データ生成装置1の構成を示す図である。図1に示すように、音声・映像データ生成装置1は、ビデオエンコーダ(video encoder) 20、オーディオエンコーダ(audio encoder) 24およびサブタイトルエンコーダ(subtitle encoder) 28および多重化装置(multiplexer) 10から構成され、多重化装置10は、バッファメモリ(buffer) 100およびトランスポートストリーム生成装置(transport stream maker) 102から構成される。

【0019】音声・映像データ生成装置1は、これらの構成部分により、ビデオエンコーダ20、オーディオエンコーダ24およびサブタイトルエンコーダ28それぞれによりエンコードされた映画あるいは音楽プロモーション用のビデオストリーム(video stream)、オーディオストリーム(audio stream)およびサブタイトルストリーム(subtitle stream)を多重化してトランスポートストリーム(transport stream)を生成する。

【0020】ビデオエンコーダ20は、システムタイムクロック(STC)に同期して動作し、編集装置等の外部機器(図示せず)から入力されるデジタル非圧縮映像データを、例えばMPEG2方式等により圧縮符号化し、ビデオストリームとして多重化装置10のバッファメモリ100に対して出力する。オーディオエンコーダ24は、STCに同期して動作し、外部機器から入力されるデジタル非圧縮音声データを、例えばMPEG2方式等により1, 152サンプリング周期(1オーディオフレーム; 1 audio frame)ごとに圧縮符号化し、オーディオストリームとして多重化装置10のバッファメモリ100に対して出力する。

【0021】サブタイトルエンコーダ28は、サブタイトルデータを生成する外部機器から入力されるサブタイトルデータを、線形量子化処理および固定長符号化処理によりエンコードし、サブタイトルストリームとして多重化装置10のバッファメモリ100に対して出力する。

【0022】多重化装置10のバッファメモリ100は、ビデオエンコーダ20、オーディオエンコーダ24およびサブタイトルエンコーダ28からそれぞれ入力されるビデオストリーム、オーディオストリームおよびサブタイトルストリームをバッファリングしてトランスポートストリーム生成装置102に対して出力する。トランスポートストリーム生成装置102は、例えば、マイクロプロセッサ(CPU)等を用いた高速コンピュータから構成され、バッファメモリ100にバッファリングされたビデオストリーム、オーディオストリームおよびサブタイトルストリーム(それぞれをエレメンタリストリームとも記す)を所定のタイミングで読み出してスケ

ジューリングを行い、トランスポートストリームの伝送フォーマットに合わせてヘッダ等を付加してトランスポートストリームを生成し、出力する。

【0023】第1の実施形態に示した音声・映像データ生成装置1によれば、映画等の音声データ、映像データおよびサブタイトルデータをMPEG方式等により圧縮符号化し、圧縮符号化したこれらのデータを多重化して1つのトランスポートストリームを生成し、出力することができる。また、第1の実施形態に示した音声・映像データ生成装置1は、映画あるいは音楽プロモーション等の音声データおよび映像データのデジタルテレビジョン放送を行う際に、例えば、音楽の音声データをいわゆるサラウンド(surround)対応のデータとし、音声データを数カ国語対応に用意し、さらに、映像データに数カ国語の字幕を付す等の処理を行った音声データ、映像データおよび付加データを多重化してトランスポートストリームを生成することができる。

【0024】第2実施形態

以下、本発明の第2の実施形態を説明する。第1の実施形態に示した音声・映像データ生成装置1は、バッファメモリ100が全てのエレメンタリストリームをバッファメモリ100に一度、蓄積し、さらに、トランスポートストリーム生成装置102のCPUがスケジューリングおよびヘッダ(header)の付加等の処理を行ってトランスポートストリームを生成する。このように、処理を行うCPUが直接、CPUがエレメンタリストリームの各ワード(バイト)に対してデータバスを介してアクセスして処理を行うことによりトランスポートストリームを生成する方法は、トランスポートストリーム生成装置102のデータバスに生じるバスネック等が原因となって高速処理ができず、高速なトランスポートストリームの生成に適用しえない。

【0025】第2の実施形態において説明する本発明に係る音声・映像データ生成装置2は、かかる音声・映像データ生成装置1の問題点を解決するための装置であり、エレメンタリストリーム多重化のスケジューリングを行う制御系と、直接にエレメンタリストリームを多重化する多重化系とを分離することにより高速なトランスポートストリームの生成を可能としている。

【0026】図2は、第2の実施形態における本発明に係る音声・映像データ生成装置2の構成を示す図である。図3は、図2に示したビデオエンコーダ20の構成を示す図である。図4は、図2に示したオーディオエンコーダ24の構成を示す図である。図2に示すように、音声・映像データ生成装置2は、ビデオエンコーダ20、オーディオエンコーダ24、サブタイトルエンコーダ28、多重化系12および制御系42から構成される。多重化系12は、入力用のFIFOメモリ32a, 32b, 32c、第1のスイッチ回路(switch) 34、第2のスイッチ回路36、出力用のFIFOメモリ38お

よびSCSI(small computer system interface)インターフェース回路(SCSIIF回路)40から構成される。

【0027】制御系42は、データサイズ計数用インターフェース回路(データサイズIF)30a、30b、30c、イーサネットインターフェース回路(ether-net interface;ENIF回路)420、シリアルインターフェース回路(serial interface;SIF回路)422、CPU424、処理用RAM426および制御データ用RAM428がCPUバスで相互に接続されて構成される。ビデオエンコーダ20は、図3に示すように、加算回路202、DCT回路204、量子化回路(quantize)206、逆量子化回路(I quantize)208、逆DCT回路(IDCT)210、加算回路212、フレームメモリ回路216、可変長符号化回路(VLC回路)218、ビットレート制御回路(bit rate control)220、可変長符号バッファ(VLCバッファ)222から構成され、外部機器から入力される映像データVideoINをMPEG2方式により圧縮符号化し、ビデオストリーム(MPEG Video stream)を生成し、音声・映像データ生成装置2のデータサイズIF30aおよびFIFOメモリ32aに対して出力する。

【0028】オーディオエンコーダ24は、図4に示すように、サブバンド分析フィルタバンク(SAFB)240、線形量子化回路242、ビット圧縮回路244、FFT(fast fourier transfer)回路246、心理聴覚モデル248、動的ビット割り当て回路250、スケールファクタ選択情報記憶回路252、スケールファクタ抽出回路254、サイド情報符号化回路256およびビットストリーム生成回路258から構成され、外部機器から入力された音声データ(Audio入力)を、MPEG2方式により圧縮符号化し、オーディオストリーム(MPEG Audio stream)を生成し、音声・映像データ生成装置2のデータサイズIF30bおよびFIFOメモリ32bに対して出力する。サブタイトルエンコーダ28は、第1の実施形態と同様に、外部機器から入力されるサブタイトルデータ等の付加データをエンコードする。

【0029】多重化系12(図1)において、FIFOメモリ32a、32b、32cはそれぞれ、ビデオエンコーダ20、オーディオエンコーダ24およびサブタイトルエンコーダ28からそれぞれ入力されるビデオストリーム、オーディオストリームおよびサブタイトルストリームをバッファリングし、スイッチ回路34の入力端子a、b、cに対して出力する。

【0030】スイッチ回路34は、制御信号(control)を介した多重化系12の制御に従って、入力端子a、b、cのいずれかを選択し、これらの入力端子それぞれに入力されるエレメンタリストリームのいずれかを選択して多重化し、スイッチ回路36の入力端子bに対して出力する。なお、スイッチ回路34は、入力端子のい

れにも入力されるエレメンタリストリームがない場合、あるいは、スタフピング処理を行う場合等は、入力端子a、b、cのいずれかも選択せず、所定のブランクデータ(連続した論理値1または0)を出力する。

【0031】スイッチ回路36は、制御信号(control)を介した多重化系12の制御に従って、入力端子a、bのいずれかを選択し、入力端子aにスイッチ回路34から入力されるエレメンタリストリームのいずれか、または、入力端子bに処理用RAM426から入力される付加データストリーム(ヘッダ情報)を選択して多重化し、FIFOメモリ38およびSCSIIF回路40に対して出力する。FIFOメモリ38は、スイッチ回路36が多重化したデータストリームをバッファリングし、トランスポートストリームとして通信回線等の外部機器(図示せず)に対して出力する。SCSIIF回路40は、スイッチ回路36が多重化したデータストリームを、ハードディスク装置(HDD)あるいは光磁気ディスク装置(MOD)の記録装置等(図示せず)に対して出力し、記録させる。

【0032】制御系42において、データサイズIF30a、30b、30cはそれぞれ、ビデオエンコーダ20、オーディオエンコーダ24およびサブタイトルエンコーダ28から入力されるビデオストリーム、オーディオストリームおよびサブタイトルストリームのデータサイズ(size)を計数し、CPUバスを介してCPU424に対して出力する。ENIF回路420は、イーサネット等のLAN(図示せず)を介して入力されてくる字幕用の付加データ(private data)を受け入れ、CPUバスを介してCPU424に対して出力する。SIF回路422は、例えばコンピュータから入力されるシリアル形式の付加データを受け入れ、CPU424に対して出力する。

【0033】CPU424は、CPU424は、例えば、マイクロプロセッサおよびプログラム格納用のROMおよびこれらの周辺回路から構成され、データサイズIF30a、30b、30cから入力されるデータサイズを処理用RAM426に記憶し、処理用RAM426に記憶したデータサイズに基づいて、エレメンタリストリームの多重化の順番、多重化のタイミング調整およびスケジューリング等の多重化方法の計画を行い、計画した多重化方法に従ってスイッチ回路34、36の多重化動作をCPUバスを介して制御する。

【0034】また、CPU424は、ENIF回路420およびSIF回路422から入力される付加データを処理用RAM426に記憶し、処理用RAM426に記憶した付加データに対して所定の処理を行って、トランスポートストリームのヘッダ部分に多重化される付加データストリーム(ヘッダ情報)を生成し、処理用RAM426を介してスイッチ回路36の入力端子aに対して出力する。制御データ用RAM428は、CPU424

の処理に係る制御用のデータを記憶する。

【0035】以下、図5を参照して、第2の実施形態における音声・映像データ生成装置2の動作を説明する。ビデオエンコーダ20、オーディオエンコーダ24およびサブタイトルエンコーダ28はそれぞれ、入力される映像データ、音声データおよびサブタイトルデータをエンコードする。データサイズIF30a, 30b, 30cはそれぞれ、ビデオストリーム、オーディオストリームおよびサブタイトルストリームのデータサイズを計数し、CPU424に対して出力する。

【0036】図5は、第2の実施形態における音声・映像データ生成装置2(図2)のCPU424の処理を示すフローチャートである。図5に示すように、ステップ102(S102)において、CPU424は、データサイズIF30a, 30b, 30cからデータサイズを受信すると、処理用RAM426に受信したデータサイズを格納する。ステップ104(S104)において、CPU424は、上述した多重化方法の計画を行う。

【0037】ステップ106(S106)において、CPU424は、計画した多重化方法が、その時点でビデオストリームを出力することを示すか否かを判断する。多重化方法が、その時点でビデオストリームを出力することを示す場合には、CPU424はS108の処理に進み、その時点でビデオストリームを出力することを示さない場合には、S110の処理に進む。ステップ108(S108)において、CPU424は、スイッチ回路34を制御してビデオストリームを選択させ、スイッチ回路36を制御してスイッチ回路34からのデータストリームを選択させてビデオストリームをトランスポートストリームに多重化させる。

【0038】ステップ110(S110)において、CPU424は、計画した多重化方法が、その時点で音声ストリームを出力することを示すか否かを判断する。多重化方法が、その時点で音声ストリームを出力することを示す場合には、CPU424はS112の処理に進み、その時点で音声ストリームを出力することを示さない場合には、S114の処理に進む。ステップ112

(S112)において、CPU424は、スイッチ回路34を制御してオーディオストリームを選択させ、スイッチ回路36を制御してスイッチ回路34からのデータストリームを選択させてオーディオストリームをトランスポートストリームに多重化させる。

【0039】ステップ114(S114)において、CPU424は、スイッチ回路34を制御してサブタイトルストリームを選択させ、スイッチ回路36を制御してスイッチ回路34からのデータストリームを選択させてサブタイトルストリームをトランスポートストリームに多重化させる。ステップ116(S116)において、CPU424は、計画した多重化方法が、その時点でヘッダ情報を付加することを示すか否かを判断する。多重

化方法が、その時点でヘッダ情報を出力することを示す場合には、CPU424はS118の処理に進み、その時点でヘッダ情報を出力することを示さない場合には、S120の処理に進む。

【0040】ステップ118(S118)において、CPU424は、処理用RAM426を介して、予めENIF回路420等から入力された付加データを処理して生成した付加データストリーム(ヘッダ情報)をスイッチ回路36に対して出力し、さらに、スイッチ回路36を制御して付加データストリームを選択させて付加データストリーム(ヘッダ情報)をトランスポートストリームに多重化させる。ステップ120(S120)において、CPU424は、スイッチ回路36を制御してスイッチ回路34から入力されるエレメンタリストリームのいずれかを選択させ、トランスポートストリームに多重化させる。

【0041】ステップ122(S122)において、CPU424は、多重化すべきエレメンタリストリームの入力が終了したか否かを判断する。多重化すべきエレメンタリストリームの入力が終了した場合にはS124の処理に進み、トランスポートストリームの生成を終了し、終了していない場合にはS102の処理に進む。

【0042】FIFOメモリ38は、FIFOメモリ38から出力されるトランスポートストリームをバッファリングして、通信回線等に対して送出する。SCSIF回路40は、FIFOメモリ38から出力されるトランスポートストリームをハードディスク装置等に対して送出し、記録させる。

【0043】以上説明したように、本発明に係る音声・映像データ生成装置2においては、データ量が非常に多いエレメンタリストリームをCPUバス上で伝送することがないので、CPUバス上でバスネックが生じて高速なエレメンタリストリームのトランスポートストリームに対する多重化が妨げられることがない。従って、音声・映像データ生成装置2は、高速なトランスポートストリームを生成するために好適である。

【0044】また、CPU424のソフトウェア処理により、トランスポートストリームを生成するたびに多重化方法を計画するので、例えば、エレメンタリストリームをハードウェアによりトランスポートストリームに多重化する場合に比べて、付加する付加データストリーム(ヘッダ情報)の種類および数を任意に変更可能であるという特徴がある。従って、付加データストリームの種類および数の変更が容易である。

【0045】なお、音声・映像データ生成装置2に対しては、トランスポートストリームに多重化するエレメンタリストリームの数を増減する、あるいは、ENIF回路420およびSIF回路422の数を増減する変更を加えることが可能である。また、第2の実施形態に示したほか、サブタイトルストリームの代わりに、例えば、

編集処理および放送時の処理に係るデータストリームを
トランスポートストリームに多重化する等、音声・映像
データ生成装置2は、種々の構成を採ることができる。

【0046】第3実施形態

以下、本発明の第3の実施形態を説明する。図6は、MPEG方式により圧縮符号化したオーディオストリームおよびビデオストリームの伝送に用いられるトランスポートストリーム、PES、パックおよびPSの構成(ITU-T勧告H.222.0 | ISO/IEC 13818-1)を示す図である。図7は、図6に示したトランスポートストリームに含まれるTSヘッダ詳細のな構成を示す図である。

【0047】例えば、第1の実施形態および第2の実施形態にそれぞれ示した音声・映像データ生成装置1、2

(図1、図2)が生成するトランスポートストリームは、図6に示すように、アダプテーションフィールドのオプションフィールドにクロックリファレンスPCR(program clock reference)を含むTSヘッダ部(図7)、および、TSペイロード部を含むTSパケットから構成され、可変長のパケットサイズドエレメンタリーストリーム(PES:packetized elementary stream)は、TSパケットに分割されて収容される。さらに、複数個のPESは、パックヘッダが付加されてパックを構成し、複数個のパックは、プログラムエンコードが付加されてプログラムストリーム(PS:program stream)を構成する。

【0048】図8は、図6に示したPESのPESヘッダ部の構成を示す図である。図9(A)、(B)は、それぞれ、サンプリング周波数が48kHz、44.1kHzの場合のオーディオフレーム、オーディオストリームのデータ量(SIZE)およびPTSの増加量の関係を示

$$1152 \times 90 (\text{kHz}) / 48 (\text{kHz}) = 2160 \quad (5)$$

但し、90(kHz)は、PTS生成処理の基準周波数、48(kHz)は、非圧縮音声データのサンプリング周波数である。

【0051】一方、オーディオエンコーダ24に入力される非圧縮音声データのサンプリング周波数が44.1kHz(データレート=384kbp/s)である場合には、図9(B)に示すように、1オーディオフレームごとに生成されるオーディオストリームのデータ量は12

$$1152 \times 90 (\text{kHz}) / 44.1 (\text{kHz}) = 2351.0204$$

(6)

但し、44.1(kHz)は、非圧縮音声データのサンプリング周波数である。

【0053】しかしながら、非圧縮音声データのサンプリング周波数が44.1kHzである場合にも、オーディオPTSを算出するハードウェアあるいはソフトウェアの構成上、オーディオPTSを整数演算により算出することが望ましい。一方、非圧縮音声データのサンプリング周波数が44.1kHzである場合に、オーディオPTSのオーディオフレームごとの増加量を整数値2、

す図である。図8に示すように、PESのPESヘッダ部は、プレゼンテーションタイムスタンプ(PTS;presentation time stamp)を含む。このPTSは、PESに収容されているオーディオストリームおよびビデオストリームの表示時刻を示す(以下、オーディオストリームおよびビデオストリームの表示時刻を示すPTSを、それぞれオーディオPTSおよびビデオPTSとも記す)。伸長復号装置が、オーディオストリームおよびビデオストリームを伸長復号する場合、オーディオPTSおよびビデオPTSは、音声データおよび映像データの同期をとるために用いられる。

【0049】一方、音声・映像データ生成装置1、2において、オーディオエンコーダ24は、システムタイムクロックに同期して動作し、上述のように、入力されるデジタル非圧縮音声データを、その1、152サンプリング周期(1オーディオフレーム)を周期として、圧縮符号化後のデータレートがほぼ一定になるように圧縮符号化する。オーディオエンコーダ24に入力される非圧縮音声データのサンプリング周波数画48kHz(データレート=384kbp/s)である場合には、図9

(A)に示すように、1オーディオフレームごとに生成されるオーディオストリームのデータ量は1、152バイトであり、オーディオストリームを収容するPESのPTS(オーディオPTS)の値の増加量は2、160になる(下に示す式5)。従って、1オーディオフレームごとのオーディオPTSの値を整数演算により算出することができる。

【0050】

【数5】

53.8776バイト、オーディオPTSの値の増加量は2、351.0204(下に示す式6)になる。従って、この場合、1オーディオフレームごとのオーディオPTSの値を、実数演算により算出しなければならない。

【0052】

【数6】

351または2、352に近似し、整数演算により算出すると、何らかの方法により補正しなければ、誤差が蓄積して、伸長復号時に映像データと音声データの同期がとれなくなってしまう。かかる観点から、第3の実施形態においては、整数演算によりオーディオPTSを算出することができ、しかも、整数演算により算出したオーディオPTSの値の誤差を長時間に渡って蓄積させることがない音声・映像データ生成装置2(第2の実施形態において示した図2)の制御系42の動作の変形例を説

明する。

【0054】以下、図10を参照して、第3の実施形態における音声・映像データ生成装置2の動作を説明する。なお、以下の説明においては、説明の簡略化のために、映像データおよびサブタイトルデータに対する処理（第2の実施形態においてと同一）の説明を省略し、音声データに対する処理を主に説明する。オーディオエンコーダ24は、第1の実施形態および第2の実施形態においてと同様に、入力されるデジタル非圧縮音声データをエンコードする。データサイズ30bは、第2の実施形態においてと同様に、オーディオエンコーダ24が生成したオーディオストリームのデータサイズを1オーディオフレームごとに計数し、CPU424に対して出力する。

【0055】図10は、第3の実施形態における音声・映像データ生成装置2（図2）のCPU424の処理を示すフローチャートである。ステップ200（S200）に示すように、CPU424は、例えば、ENIF回路420を介して接続された端末装置（図示せず）等に、音声・映像データ生成装置2の使用者が入力したオーディオストリームのデータレート（符号レートSIZE SEC）の設定を受ける。つまり、CPU424は、オーディオエンコーダ24が1秒間に生成するオーディオストリームのバイト数の設定を受け、以下の各ステップにおける処理を、符号レートSIZE SECに基づいて行う。

【0056】ステップ202（S202）に示すように、CPU424は、オーディオPTSの算出に用いる数値(size sum, PTS, PTS SEC)を初期化し、これらの数値の値を0に〔ゼロクリア(size sum = 0, PTS = 0, PTS SEC = 0)〕する。ステップ204（S204）において、CPU424は、データ量IF30bから、オーディオストリームのデータサイズの入力があったか否かを判断する。データ量IF30bから、オーディオストリームのデータサイズSIZEの入力があった場合の

$$PTS = PTS SEC + 90000 \times \text{size sum} / \text{SIZE SEC}$$

但し、式7において、数値90,000は、PTSを生成する際に、1秒ごとに加算されるオフセット値である。

【0062】ステップ218（S218）において、CPU424は、数値size sumの値を新たに算出する(size sum = size sum - SIZE SEC)。つまり、CPU424は、S218の処理において、S200において設定された符号レートSIZE SECと、実際に、その1秒間に発生されたオーディオストリームのデータ量との差の値を算出し、新たな数値size sumとする。

【0063】ステップ220（S220）において、CPU424は、1秒間に生じたオーディオPTSの値の誤差、つまり、次の1秒間におけるオーディオPTSの値を算出する際に用いるオフセット値を示す数値PTS SECを算出する(PTS SEC = PTS SEC + 90000)。つまり、

み、S206の処理に進む。

【0057】ステップ206（S206）において、CPU424は、処理用RAM426に記憶された各データ（図8）の内、オーディオPTSの値を、S216の処理において計算された値に変更する。ステップ208（S208）において、CPU424は、スイッチ回路36を制御し、まず、入力端子a側を選択させて、処理用RAM426に記憶されたPESヘッダ（図6）をトランスポートストリームに多重化させる。

【0058】ステップ210（S210）において、CPU424は、スイッチ回路34を制御して入力端子b側を選択させ、スイッチ回路36を制御して入力端子b側を選択させて、オーディオストリームをトランスポートストリームに多重化させる。ステップ212（S212）において、CPU424は、数値size sumに、データ量IF30bから入力されたデータサイズSIZEを累加算(size sum = size sum + SIZE)して、データ量IF30bが計数したオーディオストリームの累加算値を示す数値size sumを新たに算出する。

【0059】ステップ214（S214）において、CPU424は、S212の処理において算出した数値size sumの値が、S200の処理において設定された符号レートSIZE SEC以上であるか否かを判断する。CPU424は、数値size sumの値が符号レートSIZE SEC以上である場合には、S218の処理に進み、符号レートSIZE SEC以下である場合にはS216の処理に進む。つまり、CPU424は、数値size sumの値が符号レートSIZE SEC以上となる1秒間隔で、オーディオPTSの値を補正するS218およびS220の処理に進む。

【0060】ステップ216（S216）において、CPU424は、下の式7に示す整数演算を行い、オーディオPTSの値を算出し、S204の処理に進む。

【0061】

【数7】

(7)

CPU424は、それまで1秒間で用いていた数値PTS SECの値に、式7に示した数値90,000を加算することにより、次の1秒間のS216における演算において用いる数値PTS SECの値を算出する。

【0064】なお、ビデオPTSのフレームごとのオフセット値は、固定整数値3,003または3,600である。一方、CPU424が、以上説明したようにオーディオPTSを生成することにより、オーディオPTSに加えるオフセット値は整数になる。従って、ビデオPTSとオーディオPTSとの同期を整数演算により正確にとることが可能である。

【0065】FIFOメモリ38は、FIFOメモリ38から出力されるトランスポートストリームをバッファリングして、通信回線等に対して送出する。SCSII回路40は、FIFOメモリ38から出力されるトラ

ンスポートストリームをハードディスク装置等に対して送出し、記録させる。

【0066】以下、図11を参照して、第3の実施形態に示した音声・映像データ生成装置2の動作により生成されたトランスポートストリーム(MPEGシステムストリーム)から音声データおよび映像データを再生する処理を説明する。図11は、第3の実施形態に示した音声・映像データ生成装置2の動作により生成されたトランスポートストリームからオーディオストリーム、ビデオストリームおよびこれらのPESを分離し、伸長復号する音声・映像データ伸長・復号装置3の構成を示す図である。

【0067】音声・映像データ伸長・復号装置3は、図11に示すように、システムデコーダ300、オーディオデコーダ302、ビデオデコーダ304、オーディオ用の遅延メモリ306、ビデオ用の遅延メモリ308およびタイムスタンプ比較回路310から構成される。音声・映像データ伸長・復号装置3のシステムデコーダ300は、音声・映像データ生成装置2から入力されたトランスポートストリームに含まれるPESから、オーディオストリーム、ビデオストリーム、オーディオPTS(オーディオタイムスタンプ)およびビデオPTS(ビデオタイムスタンプ)を分離し、オーディオストリームをオーディオデコーダ302に対して出力し、ビデオストリームをビデオデコーダ304に対して出力し、オーディオPTSおよびビデオPTSをタイムスタンプ比較回路310に対して出力する。

【0068】オーディオデコーダ302は、システムデコーダ300から入力されたオーディオストリームを、音声・映像データ生成装置1、2(図1、図2)のオーディオエンコーダ24に対応する伸長復号方法で伸長復号し、元の音声データを生成して遅延メモリ306に対して出力する。ビデオデコーダ304は、システムデコーダ300から入力されたビデオストリームを、ビデオエンコーダ20に対応する伸長復号方法で伸長復号し、元の映像データを生成して遅延メモリ308に対して出力する。遅延メモリ306、308はそれぞれ、タイムスタンプ比較回路310の制御に従って、オーディオデコーダ302およびビデオデコーダ304から入力された音声データおよび映像データをバッファリングして出力する。

【0069】タイムスタンプ比較回路310は、システムデコーダ300から入力されたオーディオPTSおよびビデオPTSに基づいて遅延メモリ306、308を制御し、遅延メモリ306、308がバッファリングしている音声データおよび映像データの同期をとり、表示時間を合わせて出力する。以上説明した音声・映像データ伸長・復号装置3によれば、音声・映像データ生成装置2により生成されたオーディオストリームおよびビデオストリームを伸長復号し、さらに、表示時間を合わせ

て出力することができる。

【0070】以上第3の実施形態において説明したように、オーディオエンコーダ24に入力される非圧縮映像データのサンプリング周波数が44.1kHzの場合に、オーディオストリームを収容するPESのPTSの値を整数演算により算出しても、CPU424は、1秒間に1回の割合でS218、S220(図10)の処理を行い、PTS(数値PTS SEC)の値を補正するので、長時間に渡ってPTSの値の誤差が蓄積してゆくことはない。

【0071】従って、オーディオエンコーダ24に入力される非圧縮映像データのサンプリング周波数が44.1kHzである場合にも、PTSの算出処理が実数演算によらず、整数演算により可能となり、PTS算出処理のアルゴリズム(PTSの値をハードウェア的に算出する場合にはハードウェア構成)を簡略化することができる。

【0072】なお、第3の実施形態においては、CPU424が、1秒間隔で、PESのPTSの値を補正する場合について説明したが、S200(図10)において設定する符号レートSIZE SECを変更することにより、オーディオエンコーダ24が出力するオーディオストリームのデータレートを一定値にすることができることを条件として、PTSに対する補正の時間間隔を変更することができる。

【0073】第4実施形態

以下、本発明の第4の実施形態として、図12を参照して、第2の実施形態に示した音声・映像データ生成装置2(図2)が、ソフトウェア的な整数演算により、高速に、しかも、正確にプログラムクロックリファレンス(PCR)を生成し、トランスポートストリームを生成する方法を説明する。なお、第4の実施形態における音声・映像データ生成装置2のCPU424以外の各構成部分の動作は、第2の実施形態において説明した通りである。

【0074】図12は、第4の実施形態における音声・映像データ生成装置2(図2)のCPU424の処理を示すフローチャートである。なお、図12に示す各演算は、全て、整数演算であり、ソフトウェア的に実行される。図12に示すように、音声・映像データ生成装置2は、図10に示したオーディオPTSの算出処理とほぼ同じ処理により、演算誤差の蓄積なくPCRを算出することができる。

【0075】ステップ300(S300)において、CPU424は、ビデオストリームのデータレート(符号レートSIZE SEC)の設定を受ける。つまり、CPU424は、ビデオエンコーダ20が1秒間に生成するビデオストリームのバイト数(RATE)の設定を受け、以下の各ステップにおける処理を、符号レートSIZE SECに基づいて行う。

【0076】ステップ302 (S302) に示すように、CPU424は、処理用RAM426に記憶され、オーディオPTSの算出に用いられる数値(PCR FRAME, PCR)の値を初期化し、これらの数値の値を0にする。ステップ304 (S304) において、CPU424は、データ量IF30aから、ビデオストリームのデータサイズの入力があったか否かを判断する。少なくとも、データ量IF30aから、ビデオストリームのデータサイズSIZEの入力があった場合にのみ、S306の処理に進む。

【0077】ステップ306 (S306) において、C

$$\text{packet frame} = ((\text{SIZE FRAME} + \text{size remain})/188)*188 \quad (8)$$

【0079】ステップ310 (S310) において、CPU424は、スイッチ回路34を制御して入力端子a, b側を選択させ、送信側装置36を制御して入力端子b側を選択させ、ビデオストリームおよびオーディオストリームをトランスポートストリームに多重化させ、さらに、スイッチ回路36を制御して入力端子a側を選択させて、処理用RAM426に記憶されたヘッダデータ(図7, 図8)をトランスポートストリームに多重化させて、FIFOメモリ38を介して出力させる。

【0080】ステップ312 (S312) において、CPU424は、S308において算出した数値packet frameが示すバイト数だけデータをトランスポートストリームに多重化し、出力したか否かを判断し、数値packet frameだけデータを多重化・出力した場合には、S314の処理に進み、数値packet frameだけデータを多重化

$$\text{size remain} = \text{packet frame} - \text{SIZE FRAME} + \text{size remain} \quad (9)$$

【0083】ステップ316 (S316) において、CPU424は、下の式10に示す整数演算を行い、数値PCR FRAME の値を算出する。なお、数値PCR FRAME は、

$$\text{PCR FRAME} = \text{PCR FRAME} + \text{PCR base}$$

但し、式10において、映像データが525/60構成の場合、PCR base=3, 003であり、映像データが625/50構成の場合、PCR base=3, 600である。

【0085】ステップ318 (S318) において、CPU424は、下の式11に示す演算を行い、次にトランスポートパケットに多重化するPCRを算出し、S304の処理に戻る。式11の右辺第2項は、演算に除算を含むので、整数演算によって算出した場合、演算誤差

$$\text{PCR} = \text{PCR FRAME} + \text{size remain} * 27,000,000 / \text{RATE} \quad (11)$$

【0087】なお、図12に示した処理によれば、PCRの値は、ビデオフレームごとに、正しい値に設定され、演算誤差は蓄積しない。従って、受信側と送信側のSTCの同期が崩れることがないので、長時間に渡り、音声・映像データを正確に伝送・再生することができる。また、第4の実施形態に示した方法は、複数の送信側装置と複数の受信側装置との間で音声・映像データを伝送する場合にも応用することができる。

【0088】また、第4の実施形態に示した方法によれ

PU424は、処理用RAM426に記憶された各データ(図7)の内、PCRの値を、S318の処理において計算された値に更新する。ステップ308 (S308) において、CPU424は、下に示す式8の演算を行い、数値packet frameを算出する。なお、数値packet frameは、処理中のビデオフレームの間に出力するTSパケットの総バイト数を示しており、数値packet frameの値は、ビデオフレーム当たりのバイト数を示す数値SIZE FRAMEの値を超えない。

【0078】

【数8】

・出力していない場合には、S312の処理に進み、データを多重化・出力処理を繰り返させる。

【0081】ステップ314 (S314) において、CPU424は、下に示す式9の演算を行って、数値size remain を算出する。なお、式9に示すように、数値size remain は、数値packet frameと数値SIZE FRAMEとの差分値であり、処理中のビデオフレームにおいて、トランスポートパケットに多重化しなかったデータのバイト数を示し、次に処理されるビデオフレームにおいて、トランスポートパケットに多重化するデータのバイト数に加算される。なお、S314 (式9) の演算においては、数値size remain の値は負値となる。

【0082】

【数9】

数値PCR のビデオフレームごとのオフセット値を示す。

【0084】

【数10】

(10)

が生じる。しかしながら、右辺第1項には整数演算によっても演算誤差は生じず、しかも、S316の処理により、ビデオフレームごとに更新されるので、従来の技術として示した方法と異なり、時間経過につれて演算誤差が蓄積され、増大することはない。

【0086】

【数11】

(11)

ば、PCRと同様に、受信側と送信側のクロック同期に用いられるSCRも、正確に算出することができる。また、第4の実施形態においては、PCRが多重されたTSパケットの位置(図7)を先頭にして処理する場合を示してあるが、必ずしもPCRが多重されたTSパケットの位置は先頭でなくともよい。

【0089】

【発明の効果】以上説明したように、本発明に係る同期データ生成装置およびその方法によれば、整数演算によ

りPCRの生成を行っても、生成されたPCRの演算誤差が蓄積せず、正確なPCRを生成することができる。また、本発明に係る同期データ生成装置およびその方法によれば、ソフトウェア的な整数演算により、実数演算を行う専用のハードウェアなしに、正確に、しかも、高速にPCRを生成することができる。

【図面の簡単な説明】

【図1】第1の実施形態における本発明に係る音声・映像データ生成装置の構成を示す図である。

【図2】第2の実施形態における本発明に係る音声・映像データ生成装置の構成を示す図である。

【図3】図2に示したビデオエンコーダの構成を示す図である。

【図4】図2に示したオーディオエンコーダの構成を示す図である。

【図5】第2の実施形態における音声・映像データ生成装置（図2）のCPUの処理を示すフローチャートである。

【図6】MPEG方式により圧縮符号化したオーディオストリームおよびビデオストリームの伝送に用いられるトランスポートストリーム、PES、パックおよびPSの構成（ITU-T勧告H.222.0 | ISO/IEC 13818-1）を示す図である。

【図7】図6に示したトランスポートストリームに含まれるTSヘッダの詳細な構成を示す図である。

【図8】図6に示したPESのPESヘッダ部の構成を示す図である。

【図9】（A）、（B）は、サンプリング周波数が48

kHz、44.1kHzの場合のオーディオフィールド、オーディオストリームのデータ量（SIZE）およびPTSの増加量の関係を示す図である。

【図10】第3の実施形態における音声・映像データ生成装置（図2）のCPUの処理を示すフローチャートである。

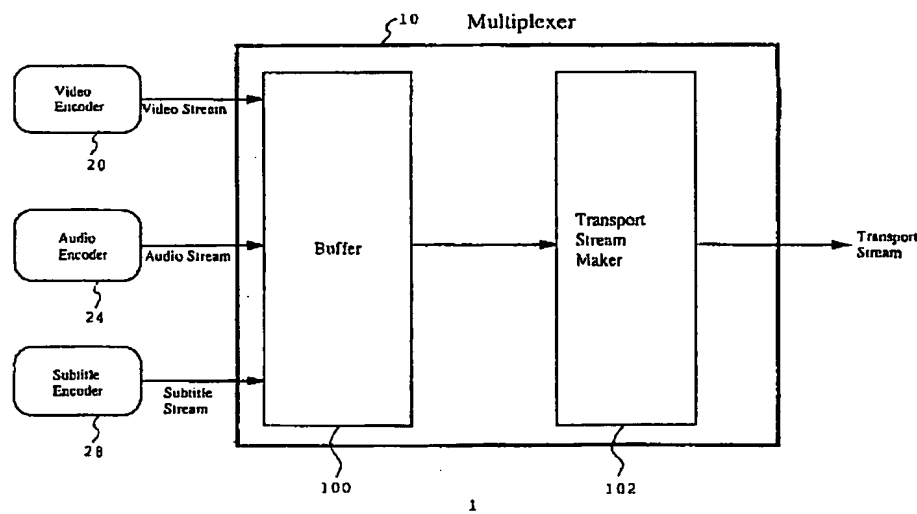
【図11】第3の実施形態に示した音声・映像データ生成装置の動作により生成されたトランスポートストリームからオーディオストリーム、ビデオストリームおよびこれらのPESを分離し、伸長復号する音声・映像データ伸長・復号装置の構成を示す図である。

【図12】第4の実施形態における音声・映像データ生成装置（図2）のCPUの処理を示すフローチャートである。

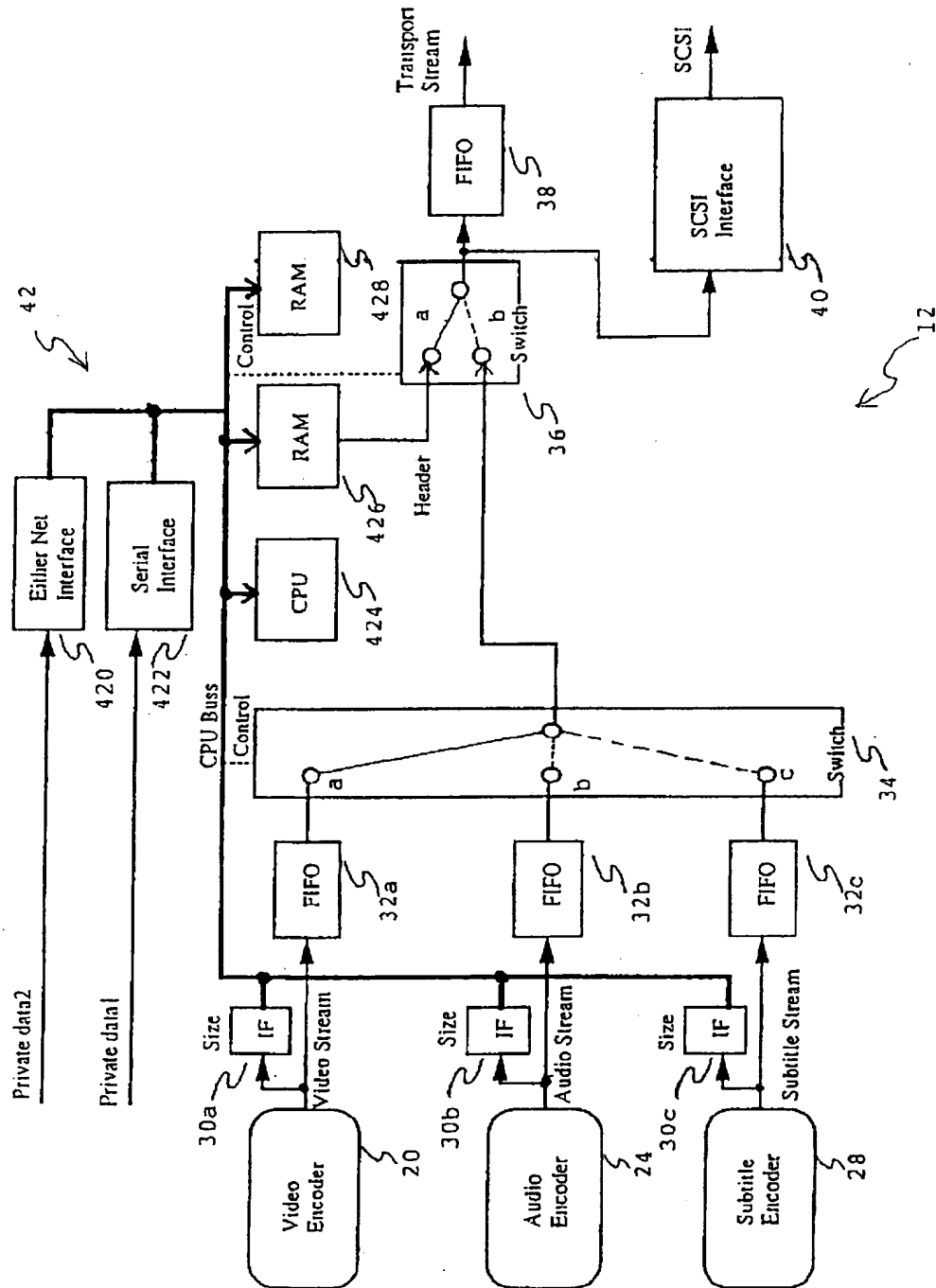
【符号の説明】

1, 2…音声・映像データ生成装置、10…多重化装置、100…バッファメモリ、102…トランスポートストリーム生成装置、12…多重化系、32a, 32b, 32c…FIFOメモリ、34, 36…スイッチ回路、38…FIFOメモリ、40…SCSIIF回路、42…制御系、30a, 30b, 30c…データ量IF、420…ENIF回路、422…SIF回路、424…CPU、426…処理用RAM、428…制御データ用RAM、3…音声・映像データ伸長・復号装置、300…システムデコーダ、302…オーディオデコーダ、304…ビデオデコーダ、306, 308…遅延メモリ、310…タイムスタンプ比較回路。

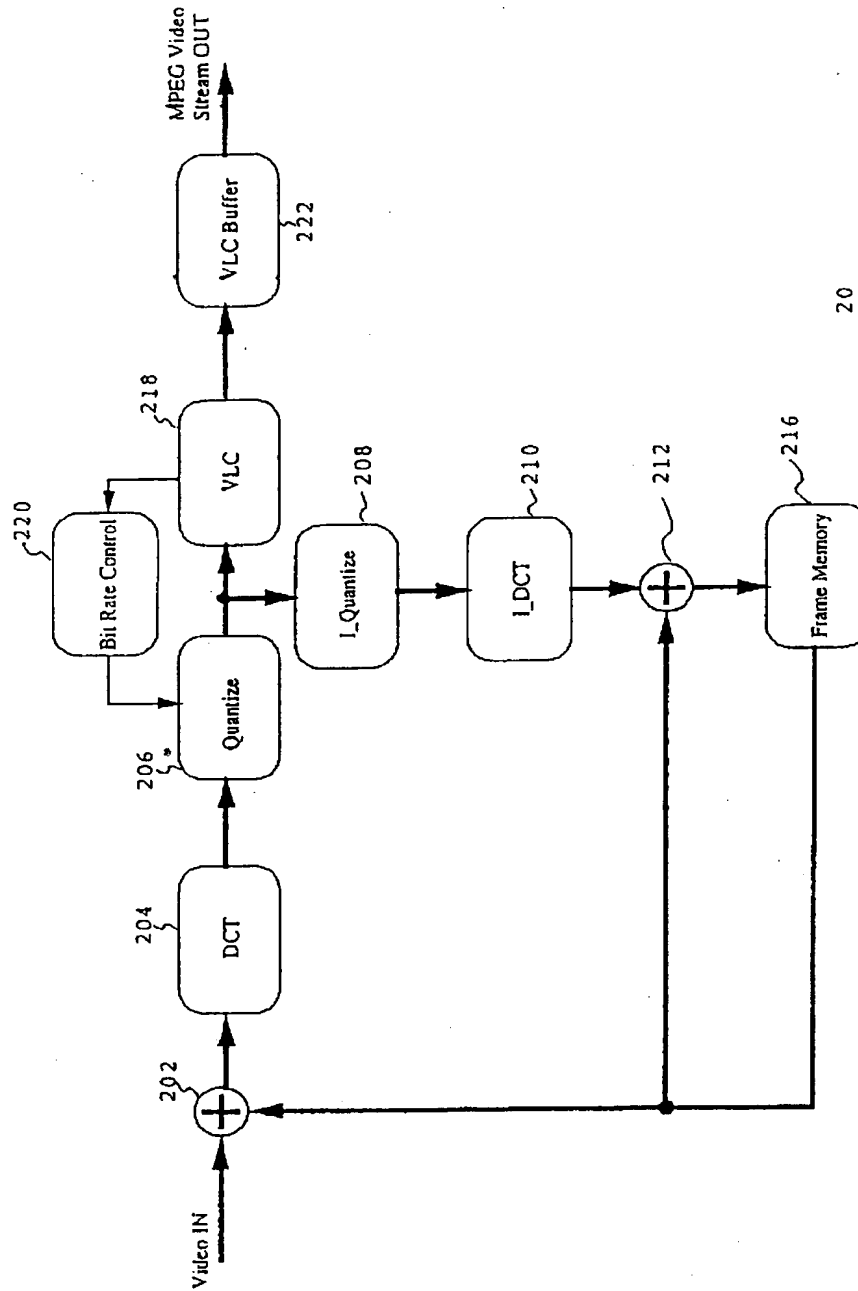
【図1】



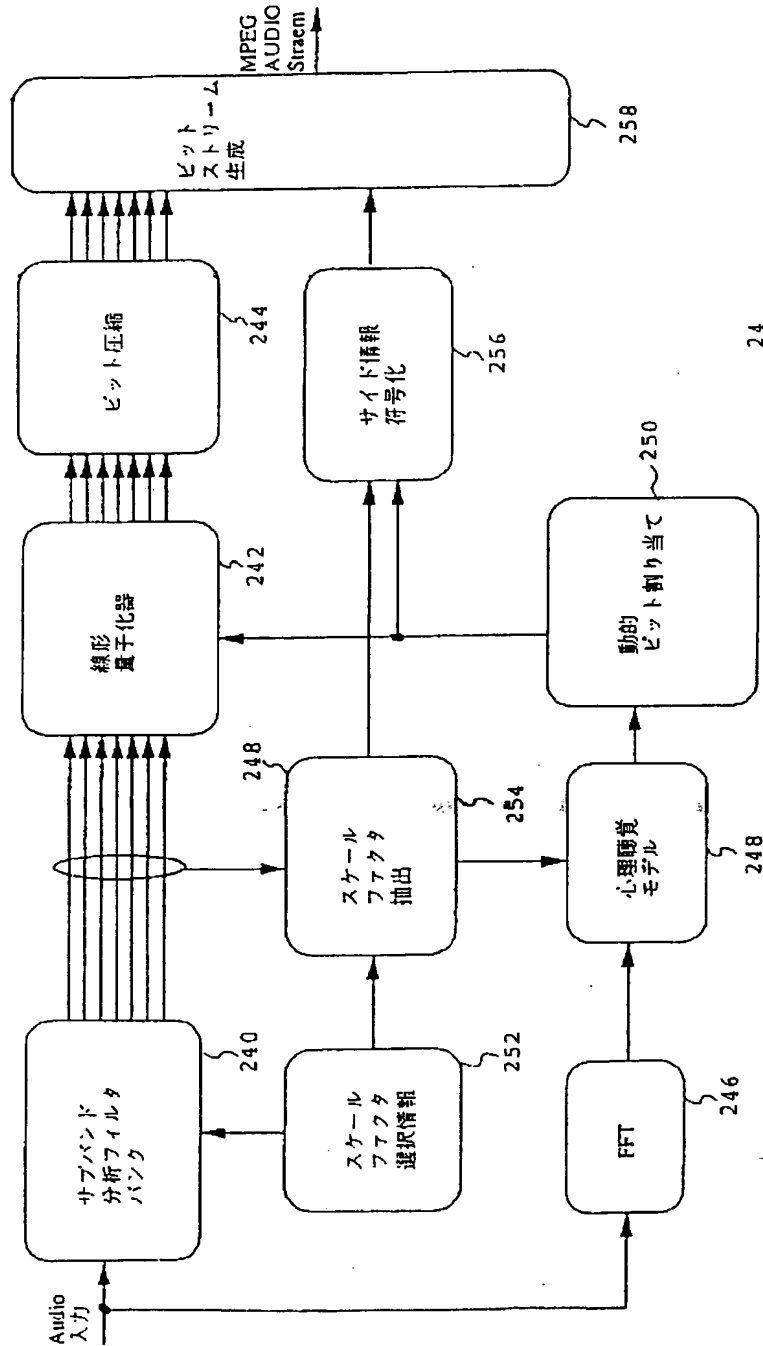
【図2】



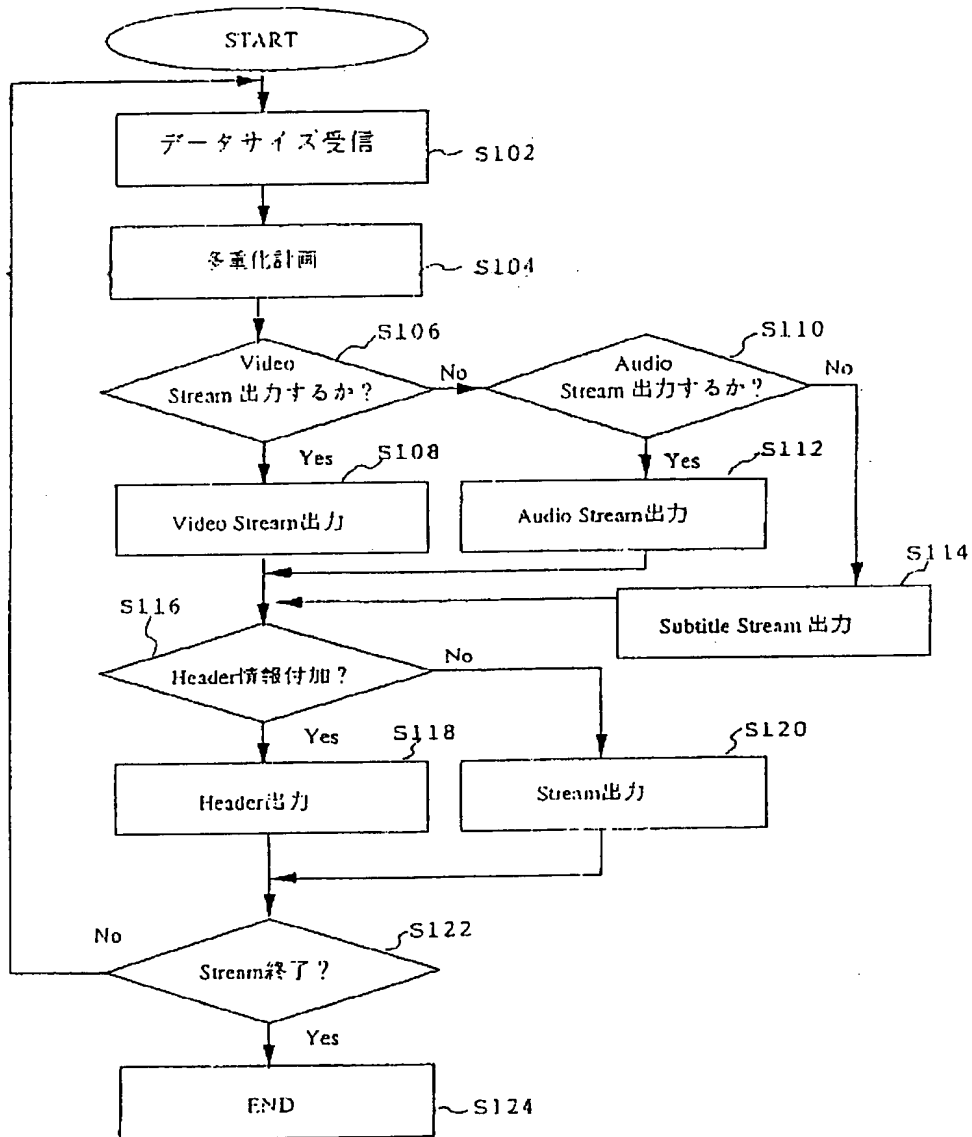
【図3】



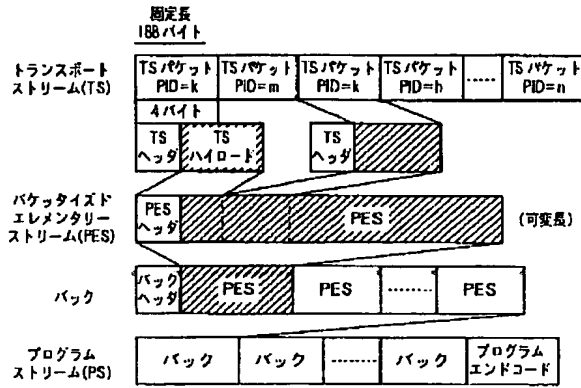
【図4】



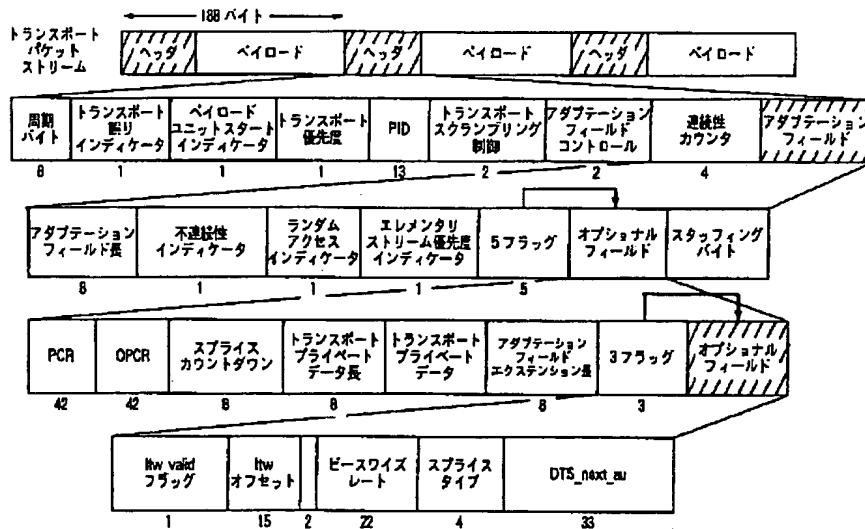
【図5】



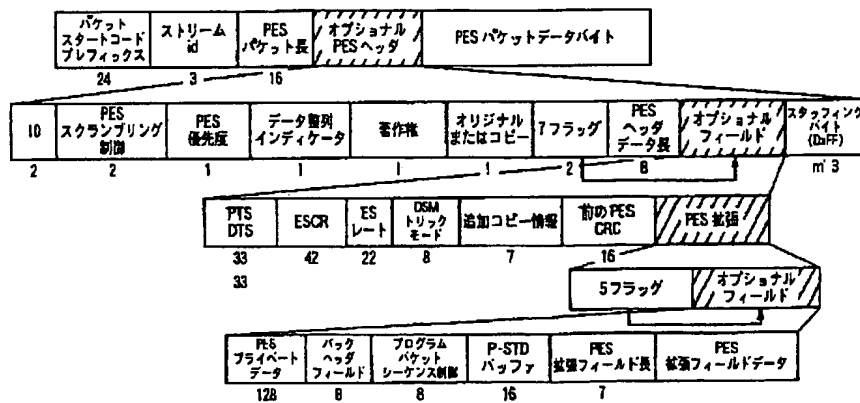
【図6】



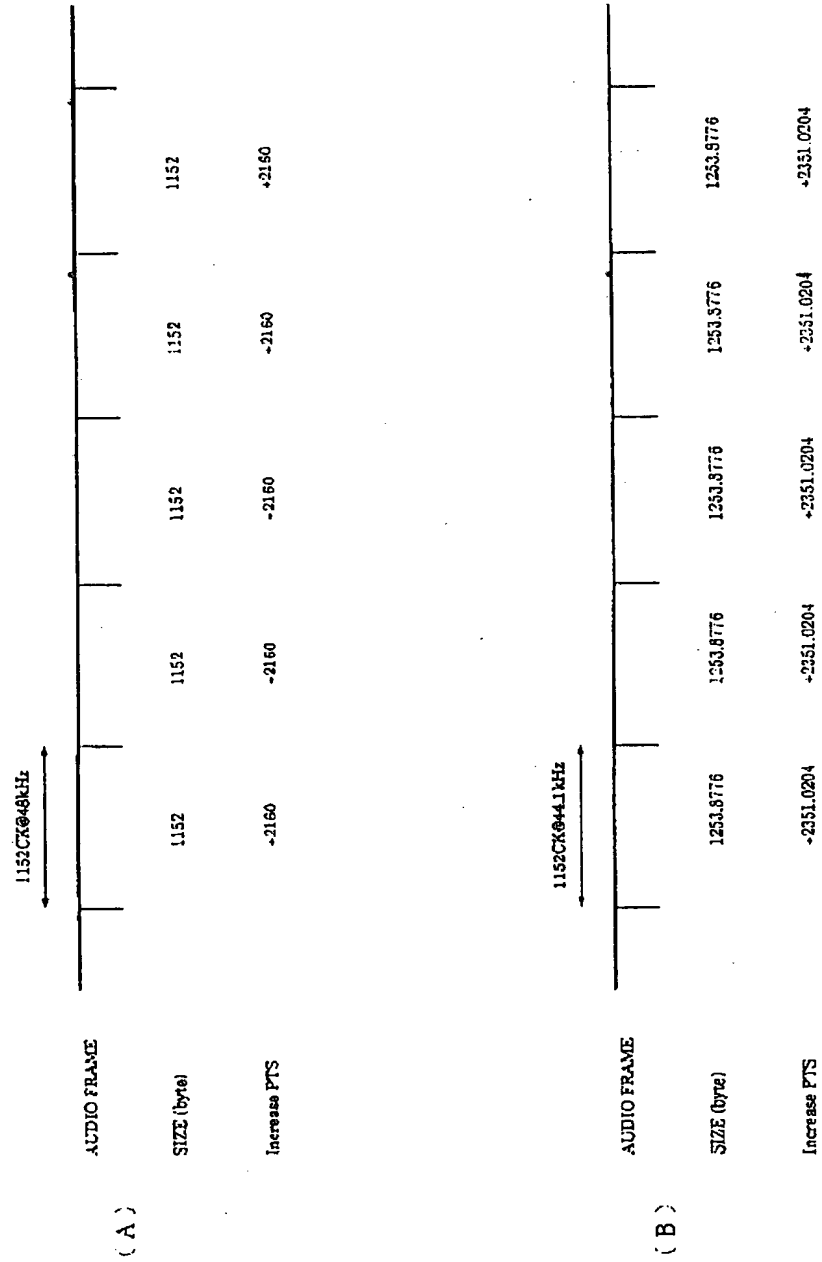
【図7】



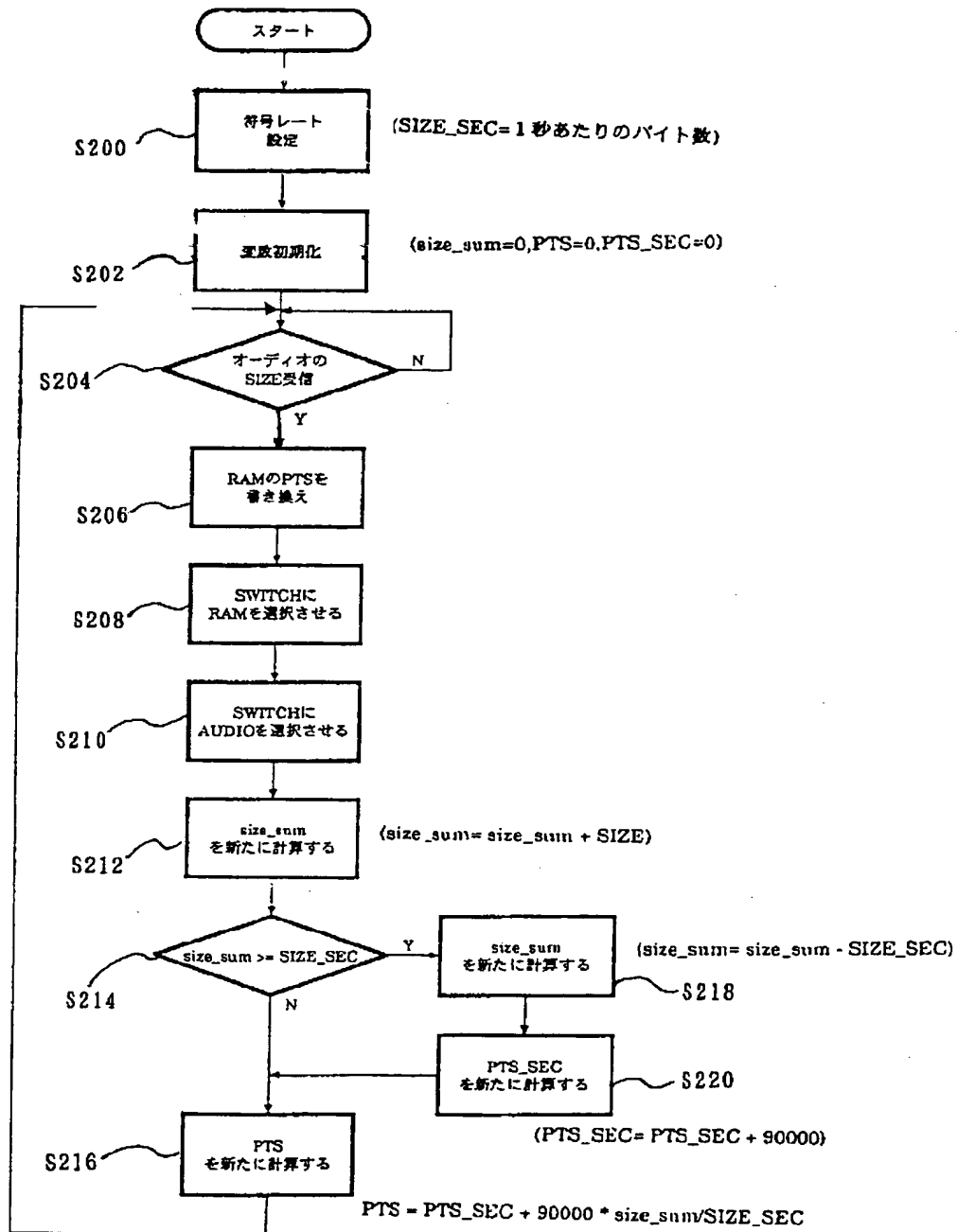
【図8】



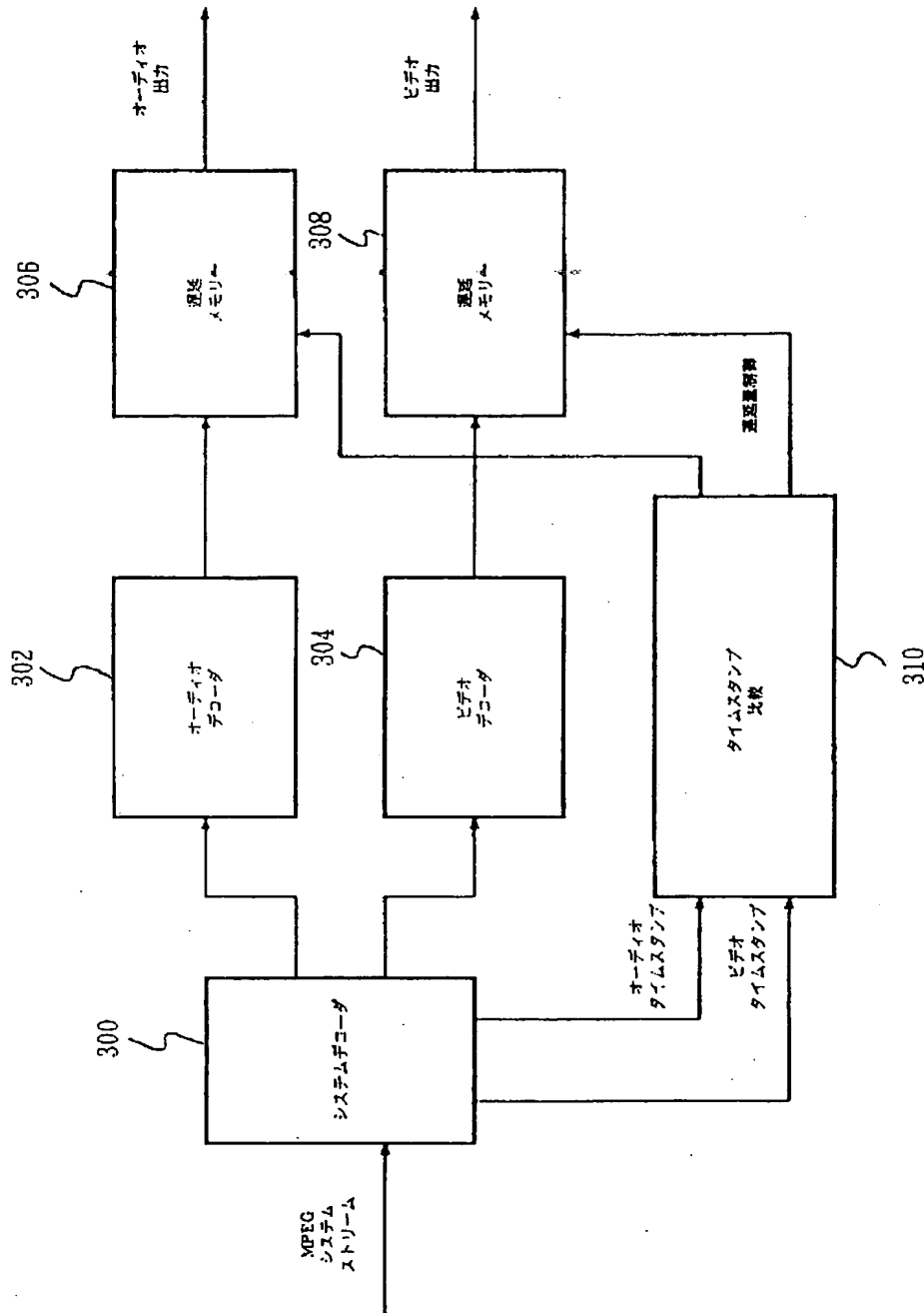
【図9】



【図10】



【図11】



【図12】

